

CLIPPEDIMAGE= JP405145005A

PAT-NO: JP405145005A

DOCUMENT-IDENTIFIER: JP 05145005 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: June 11, 1993

INVENTOR-INFORMATION:

NAME

OKUMURA, ICHIRO

ASSIGNEE-INFORMATION:

NAME

NEC KYUSHU LTD

COUNTRY

N/A

APPL-NO: JP03303681

APPL-DATE: November 20, 1991

INT-CL (IPC): H01L023/50;H01L023/58

US-CL-CURRENT: 257/529,257/665 ,257/666

ABSTRACT:

PURPOSE: To prevent the breakdown of parts and devices being in contact with a semiconductor device, on account of an excessive current caused by abnormality of the semiconductor device generated at the time of burn-in or in the course of actual use.

CONSTITUTION: A fuse 3 is provided between leads 2 for sending an electric signal to a semiconductor chip 1. Hence the fuse 3 inserted between the leads 2 is fused when an excessive current flows on account of abnormality of the semiconductor chip 1. Thereby the excessive current is blocked.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-145005

(43)公開日 平成5年(1993)6月11日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	X	9272-4M		
	S	9272-4M		
23/58		7220-4M	H 0 1 L 23/ 56	C

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平3-303681

(22)出願日 平成3年(1991)11月20日

(71)出願人 000164450

九州日本電気株式会社

熊本県熊本市八幡町100番地

(72)発明者 奥村 一郎

熊本県熊本市八幡町100番地九州日本電気  
株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

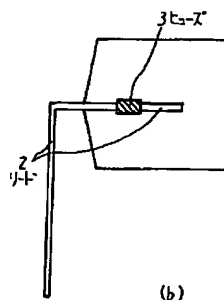
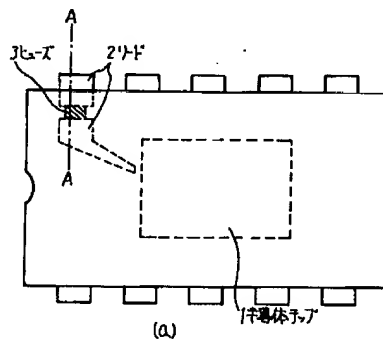
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】バーインや実使用時に発生する半導体装置の異常による過大電流で半導体装置と接続している部品や装置が破壊することを防止する。

【構成】半導体チップ1に電気的信号を伝えるリードの間にヒューズを有する。

【効果】本発明は、半導体チップの異常で過大電流が流れるような場合、リード間に挿入されたヒューズが溶断する事で、過大電流を断つことができる。



## 【特許請求の範囲】

【請求項1】 半導体チップと電氣的に導通をとるリードの一部がヒューズとなっていることを特徴とする半導体装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関する。

【0002】

【従来の技術】 半導体装置のバーイン実施時、バーインの条件や半導体装置の回路構成、製造プロセス、出来映え等によっては、半導体装置にショートやラッチアップを誘発し、過大電流が流れてしまう場合がある。

【0003】 この過大電流は、半導体装置の破壊や半導体装置リードメッキの変色、融解のみならず、バーインボードのICソケットの焼損やバーイン装置からの供給電源遮断を招く場合があり、問題である。

【0004】 これらの問題に対処する為、従来技術は図3に示すように、バーインボード9のICソケット8に接続される信号配線11の間に抵抗10を挿入している。この抵抗10により、バーイン時の半導体装置のショートやラッチアップによる過大電流を抑えようというものである。

【0005】

【発明が解決しようとする課題】 この従来技術では、電氣的信号は、抵抗を介して、半導体装置に印加されることになる為、実際に半導体装置に印加される電氣的信号は、抵抗分の電圧降下を伴ったり、信号が矩形波の場合、波形になまりを生じたりし、正確なバーインが困難であった。

【0006】 又、抵抗の接続がしっかりしてないと、大電流による加熱で抵抗が外れてしまい、半導体装置に電氣的信号が印加されなくなり、実質、バーインされなかったことになる。点検、補修も時間がかかり、複雑なものになっていた。

【0007】 さらに、装置基板に実装された半導体装置が、実使用時に故障し、過大電流が流れるような場合、その半導体装置接続又は、接触している部品や装置そのものに悪影響を与えるという問題もある。

【0008】

【課題を解決するための手段】 本発明の半導体装置は、半導体チップと電氣的に導通をとるリードの一部がヒューズ

ーズとなっている。

【0009】

【実施例】 次に本発明について図面を参照して説明する。図1(a)、(b)は、本発明の第1の実施例で図1(a)は平面図、図1(b)は図1(a)のA-A箇所の断面図である。

【0010】 図1(a)、(b)に示すように、半導体チップに電氣的信号を伝えるリード2の間にヒューズ3を有する。過大電流が半導体チップ1に流れるような場合、ヒューズ3が溶断し、リード2を通じて半導体チップ1に流れる電流を断つことができる。

【0011】 図2は本発明の第2の実施例を示す要部断面図である。図2に示すように、半導体チップのパッド電極5と電氣的信号を伝えるリード7の接続にヒューズ6を用いたものである。過大電流が、半導体チップ1に流れるような場合、ヒューズ6が溶断し、リード2を通じて半導体チップ1に流れる電流を断つことができる。

【0012】

【発明の効果】 以上説明したように本発明は、半導体チップと電氣的に導通をとるリードの一部がヒューズとなっているので、半導体チップに過大電流が流れるような異常時には、ヒューズが溶断し、半導体チップに流れる過大電流を断つ為、半導体装置に接続又は接触している部品や装置に悪影響を及ぼさない。

【0013】 又、ヒューズの溶断により半導体装置そのものを不良とする為、簡単な電氣的特性チェックで、このような異常な半導体装置を除去できる効果もある。

## 【図面の簡単な説明】

【図1】 本発明の第1の実施例の平面図(a)および平面図(a)のA-A箇所の断面図(b)である。

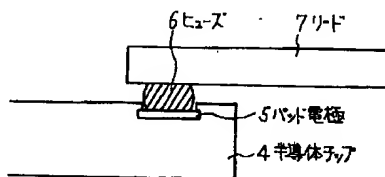
【図2】 本発明の第2の実施例の要部断面図である。

【図3】 従来技術の半導体装置の要部平面図である。

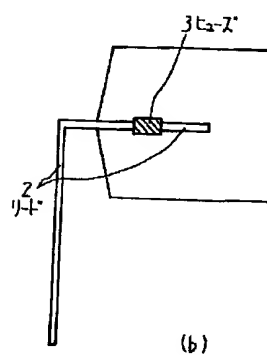
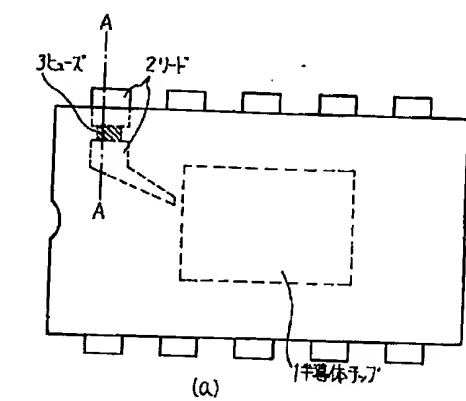
## 【符号の説明】

- 1, 4 半導体チップ
- 2, 7 リード
- 3, 6 ヒューズ
- 5 パッド電極
- 8 ICソケット
- 9 バーインボード
- 10 抵抗
- 11 信号配線

【図2】



【図1】



【図3】

